

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2003-143106**

(43)Date of publication of application : **16.05.2003**

(51)Int.Cl.

H04J 11/00

H04L 12/28

(21)Application number : **2002-224992**

(71)Applicant : **mitsubishi electric information technology centre europa bv**

(22)Date of filing : **01.08.2002**

(72)Inventor : ECHAVARRI JAVIER
HEATON ROBERT BARNARD

(30)Priority

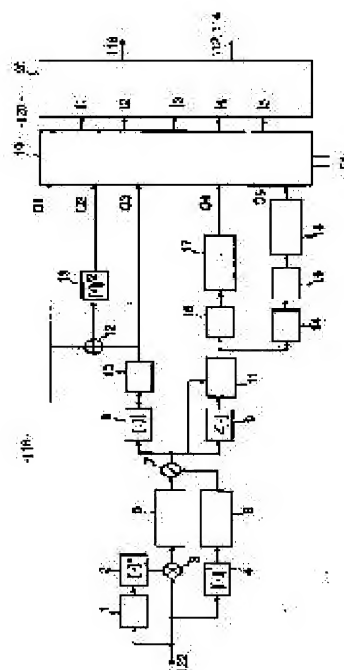
Priority number : **2001 01306645** Priority date : **02.08.2001** Priority country : **EP**

(54) METHOD AND DEVICE FOR DETECTING PRESCRIBED COMPLEX NUMBER DATA SEQUENCE IN RECEIVED SIGNAL, AND RADIO LAN RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for reliably detecting preamble on a radio channel signal condition having noise, multi-path interference and clipping.

SOLUTION: The method detects a prescribed complex number data sequence expressing the preamble of broad cast burst, e.g. in a radio LAN. The method (a) takes self-correlation concerning data extracted from a received signal to supply self-correlation output, (b) combines this self-correlation output with self-correlation output delayed by a prescribed quantity to generate combined output, (c) and supplies a signal expressing a prescribed data sequence when this combined output meets a prescribed condition by taking the phase of the self correlation output into consideration.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-143106
(P2003-143106A)

(43) 公開日 平成15年5月16日 (2003.5.16)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 4 J 11/00		H 0 4 J 11/00	Z 5 K 0 2 2
H 0 4 L 12/28	3 0 3	H 0 4 L 12/28	3 0 3 5 K 0 3 3

審査請求 未請求 請求項の数13 O L (全 12 頁)

(21) 出願番号 特願2002-224992(P2002-224992)

(22) 出願日 平成14年8月1日(2002.8.1)

(31) 優先権主張番号 0 1 3 0 6 6 4 5. 1

(32) 優先日 平成13年8月2日(2001.8.2)

(33) 優先権主張国 欧州特許庁 (E P)

(71) 出願人 501253316
ミツビシ・エレクトリック・インフォメーション・テクノロジー・センター・ヨーロッパ・ビーヴィ
イギリス国、サリー・ジュー2・5ワイディ、ギルドフォード、ザ・サリー・リサーチ・パーク、フレデリック・サンガー・ロード 20

(74) 代理人 100057874
弁理士 曾我 道照 (外6名)

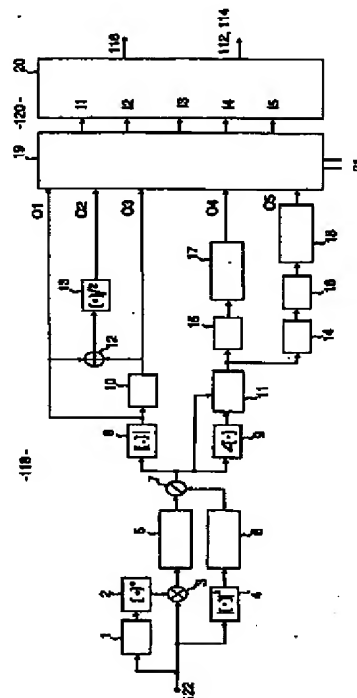
最終頁に続く

(54) 【発明の名称】 受信信号中の所定の複素数データシーケンスを検出する方法および装置並びに無線LAN受信機

(57) 【要約】 (修正有)

【課題】 雑音、マルチパス干渉、クリッピングを呈する無線チャンネル信号条件のもとで、より信頼できるブリアンプルの検出方法を提供する。

【解決手段】 無線LANにおいて、例えばブロードキャストバーストのブリアンプルを表す、所定の複素数データシーケンスを検出する方法であって、(a) 受信信号から抽出されたデータに関して自己相関をとり、自己相関出力を供給し、(b) この自己相関出力を、所定量だけ遅延された自己相関出力と結合させて、結合出力を生成し、(c) この結合出力が、自己相関出力の位相も考慮に入れて、所定の条件を満たす場合には、所定のデータシーケンスを表す信号を供給する方法。



【特許請求の範囲】

【請求項1】 受信信号中の所定の複素数データシーケンスを検出する方法であって、

(a) 前記受信信号から抽出されたデータに関して自己相関をとり、自己相関出力を供給すること、

(b) 前記自己相関出力を、所定の量だけ遅延された自己相関出力と結合させて、結合出力を生成すること、

(c) 前記結合出力が所定の条件を満たす場合に、前記所定のデータシーケンスを表す信号を供給することを含む方法。

【請求項2】 前記所定のデータシーケンスを表す前記信号は、前記自己相関出力の位相に依存して供給される請求項1記載の方法。

【請求項3】 前記位相出力は、ゼロと π の2つの値に限定される請求項2記載の方法。

【請求項4】 前記所定のデータシーケンスを表す信号は、様々な時点での、前記自己相関出力の位相に依存して供給される請求項2または3に記載の方法。

【請求項5】 所定の基準は、前記結合出力がしきい値を超える場合に満たされる請求項1ないし4のいずれかに記載の方法。

【請求項6】 前記データシーケンスは、第1のデータパターンと、前記自己相関出力に施された前記遅延に相当する量だけ、前記第1のデータパターンに対して遅延された第2のデータパターンとを含む請求項1ないし5のいずれかに記載の方法。

【請求項7】 前記データシーケンスは、互いに同一であるか、あるいは、互いに逆であるサブシーケンスのパターンから成る請求項1ないし6のいずれかに記載の方法。

【請求項8】 前記受信信号は、OFDMシンボルである請求項1ないし7のいずれかに記載の方法。

【請求項9】 前記受信信号は、HIPERLAN/2の信号である請求項1ないし8のいずれかに記載の方法。

【請求項10】 送信バースト信号中のプリアンブルを検出するために、請求項1ないし9のいずれかにより動作するように構成されている手段を有する無線LAN受信機。

【請求項11】 受信信号中の所定の複素数データシーケンスを検出する装置であって、前記受信信号中のデータの自己相関をとる自己相関器と、前記自己相関器の出力を、所定の量だけ遅延させる遅延手段と、前記遅延手段の出力と前記自己相関器の出力に応答して、前記所定のデータシーケンスが前記データ中にあるかどうか判定する処理手段と、を備える装置。

【請求項12】 前記自己相関器の出力の位相を検出する位相検出手段を含み、前記処理手段は前記位相検出手

段の出力にも応答する請求項11記載の装置。

【請求項13】 前記自己相関器と前記遅延手段からの出力を含め、複数の出力を供給するデータ供給手段と、複数の入力を持つステートマシンを含む処理手段と、前記複数の出力と前記複数の入力との接続を選択的に変更して、前記処理手段のコンフィギュレーションを変え、それにより、前記ステートマシンに、様々な所定のデータシーケンスを検出するように動作させるコンフィギュレーション手段とを備える請求項11または12に記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、送信データのシーケンスを検出する方法および装置に関し、詳細には、ただし排他的ではないが、それぞれが公知のデータパターン、すなわちプリアンブルが先行し、また受信機で検出されて、同期目的で使用されるバーストで信号を送信する無線ローカルエリアネットワーク(LAN)に適用できる。このようなシステムの例は、HIPERLAN/2、MMAC、IEEE802.11aである。この発明は、主としてHIPERLAN/2のシステムに関連して述べられるが、ただし、他の分野にも適用できる。

【0002】

【従来の技術】HIPERLAN/2(例えば、Martin Johnsonによる「HIPERLAN/2 - 5GHzの周波数帯域で動作する広帯域無線送信技術」(HIPERLAN/2 Global Forum 1999, v. 1.0)を参照のこと)は、データを中央アクセスポイント(AP)からモバイル端末(MT)に送り、MTからデータを受け取り、MT間で直接、データの送信を同期化する能力を有する中央制御式の時分割多元接続、時分割二重(TDMA/TDD)システムである。APは、それぞれが個別のセクションを含む媒体アクセス制御(MAC)フレームの形式でデータのバーストを送信する。第1の個別セクションは、ブロードキャストチャネル(BCH)セクションである。MTは、動作開始後すぐに、BCHセクションを見分けられることが重要であり、したがって、MTは、MTの動作をAPと同期させることができる。このような目的で、BCHセクションは、初めに、固有の一連の複素数データによって形成されたプリアンブルを有する。このフレーム内の他のセクションも、様々なデータシーケンスを含む識別プリアンブルを含む。

【0003】個別プリアンブルは、公知の複素数データパターンに合わされた受信データをフィルタに送信することで見分けられることができる。

【0004】

【発明が解決しようとする課題】しかしながら、雑音、マルチパス干渉、クリッピングを呈する極端な無線チャ

ネル信号条件のもとでも、より信頼できる結果を与えるようなブリアンブル検出用の改良された技法を提供することが望ましいであろう。様々な種類のデータシーケンスを検出するために、容易に適合され得る技法を提供することも望ましいであろう。

【0005】この発明のいくつかの態様は、併記の特許請求の範囲に述べられる。

【0006】この発明のさらなる一態様により、受信データは、自己相関を受ける。これは、その受信データにより、時間領域で変わる出力を供給する。この出力のそれぞれの部分は、自己相関出力を所定の量だけ遅延された別のものと合計することで、結合される。このようなやり方で、自己相関出力の個別の特徴を結合して（例えば、合計して）、他のデータパターンとのはっきりとした区別を提供することができる。

【0007】好ましい実施の形態では、受信データが所定のパターンに一致するかどうか評価する際に、自己相関出力の位相も考慮に入れる。このシステムは、所定の量、おそらく、遅延された自己相関出力を生成するのに用いられる同一の所定遅延量、だけ隔てられた時点で、自己相関出力の位相を考慮に入れるように構成される場合がある。

【0008】

【課題を解決するための手段】このシステムは、それぞれが自己相関出力においてピークを生じさせる（少なくとも）2つの期間を含むデータシーケンスの検出に特に適用できる。この自己相関出力を、ピーク間の遅延（1回または複数回）に対応する量だけ遅延させて、その遅延された自己相関出力（1つまたは複数）を、現時点の自己相関出力と結合すれば、ピークが合計され、それゆえ、ピークが容易に検出できる出力信号を得ることができる。

【0009】個々の期間は、好ましくは、同一期間内で、データのうち、他のサブシーケンスと同一のサブシーケンス、あるいは他のサブシーケンスと逆の関係にあるサブシーケンスを含む。これは、有意な自己相関値を生じさせるであろう。好ましくは、サブシーケンスを、同一のサブシーケンスに相関させるか、あるいは反対のサブシーケンスに相関させるかどうかに関係なく、正のピークが与えられるように、自己相関出力の絶対値を利用する。

【0010】ステートマシンを利用すれば、あらかじめ定められたデータパターンを表す状態を検出することができる。好ましい実施の形態では、このステートマシンを再構成すれば、他の異なるデータパターンを検出することができる。

【0011】次に、この発明を実施する配置構成を、例示として、添付図面を参照して説明する。

【0012】

【発明の実施の形態】HIPERLAN/2は、アップ

リンク、ダウンリンク、ダイレクトリンク（すなわち、センターを通じて中継される必要のないデータ）のバーストタイミングがすべて、中央アクセスポイント（AP）により制御されている中央制御式のTDMA/TDDシステムである。データは、媒体アクセス制御（MAC）フレームで送信される。すべてのフレーム時間は、あらゆる新規フレームの初めに、APにより送信されるブロードキャストチャネル（BCH）バーストに対して定められる。図1は、全方向性アンテナを有するAP用のフレーム構造を示している。

【0013】ブロードキャストチャネル（BCH）、フレームチャネル（FCH）、アクセスフィードバックチャネル（ACH）、ダウンリンク（DL）のデータはすべて、APから、単一の連続RFバーストとして送信されるが、ただし、それぞれ自らのフォーマットとブリアンブルを有する別々のデータバースト上に、個別のセクションがマッピングされる。このフレームの残りの部分は、モバイル端末（MT）による送信に使用される。この残りの部分は、ダイレクトリンク（DiL）トラフィック（オプション）、MTからAPへのアップリンク（UL）データ、および、現時点において作動していないMTにリソースを割り当てさせるAPへの要求のためのランダムアクセスチャネル（RCH）、という3つのセクションまたは段階（phase）に分けられる。

【0014】BCH、FCH、ACHのチャネルを連結して、単一のブロードキャストデータバーストを形成する。DLデータは、ダウンリンクバーストを形成する。UL段階には、短いブリアンブルを有するアップリンクバースト（USCH）と、長いブリアンブルを有するアップリンクバースト（ULCH）という異なる2種類のアップリンクバースト使用できる。DiLデータには、オプションのダイレクトリンクバーストもある。

【0015】複数のアンテナセクタを有するAPでは、フォーマットが異なる。この場合、そのフレームの各セクションは、 n 個のデータバーストを、それぞれのアンテナセクタに対して1個、含む。さらに、各ブロードキャストバーストは、BCHのデータしか含まない。FCHとACHのデータは連結されて、ダウンリンクバーストとして送信される。

【0016】バーストタイプとは無関係に、各データバーストは、ブリアンブルとペイロードという2つのセクションから成っている。各バーストは、ブリアンブルセクション Γ_{PREAMBLE} から開始され、その後、ペイロードセクション Γ_{PAYLOAD} が続く。また、そのバーストのフォーマットは、次式となる：
$$\Gamma_{\text{BURST}}(t) = \Gamma_{\text{PREAMBLE}}(t) + \Gamma_{\text{PAYLOAD}}(t - t_{\text{PREAMBLE}})$$

【0017】タイムオフセット t_{PREAMBLE} は、このバーストのペイロードセクションの開始点を決定するものであって、バーストタイプによって決まる。データバーストの基本構造は、図2に示されている。

10

20

30

40

50

【0018】このパイロードセクションは、表1に示されるように、16個（必須）または8（任意）のサンプルのサイクリックプレフィックス（CP）を用いて、64ポイントの逆離散フーリエ変換（IDFT）で生成され*

*た52キャリアの直交周波数分割多重（OFDM）シンボルから成っている。

【0019】

【表1】

表1

パラメータ	値	
サンプリングレート $f_s=1/T$	20 MHz	
有用なシンボル部持続時間 T_U	$64 \cdot T$ 3.2 μ s	
サイクリックプレフィックス持続時間 T_{CP}	$16 \cdot T$ 0.8 μ s (必須)	$8 \cdot T$ 0.4 μ s (任意)
シンボル間隔 T_s	$80 \cdot T$ 4.0 μ s (T_U+T_{CP})	$72 \cdot T$ 3.6 μ s (T_U+T_{CP})
データサブキャリアの数 N_{SD}	48	
パイロットサブキャリアの数 N_{SP}	4	
サブキャリアの総数 N_{ST}	52 ($N_{SD}+N_{SP}$)	
サブキャリアの間隔 Δ_f	0.3125 MHz ($1/T_U$)	
2つのもっとも外側のサブキャリアの間隔	16.25 MHz ($N_{ST} \cdot \Delta_f$)	

【0020】以下の説明では、必須の16サンプルのCPだけが考慮される。ファイン周波数（fine frequency）オフセットとフーリエ変換ブロック・タイミングは、DVB-T（地上波デジタルビデオ放送）とISDB-T（地上波統合デジタル放送サービス）に提案された遅延・乗算自己相関技法を用いて、バーストのパイロードセクションを通して、追跡される場合がある。しかしながら、1シンボルにつきCPのサンプルが16（または8）しかないので、これらの推定値が充分正確となる前に、いくつかのシンボルについて平均を取る必要がある。このプリアンブルの目的は、このパイロードの第1のデータシンボルが、充分な精度で受け取られるように、初期収集プロセスに役立てることである。

【0021】これらのデータバーストは、様々なプリアンブルを有する。これらのプリアンブルを構築するのに用いられるプリアンブルセクションには、タイプA、タイプB、タイプCという3つのタイプがある。各プリアンブルは、異なるタイプの1つ、2つ、または3つのセクションから成っている。各セクションは、データの複

数のサブシーケンス（すなわち、ブロック）を含む。各サブシーケンスは、一組のサンプルを含む。

【0022】セクションタイプA内のサブシーケンスはそれぞれ、16の複素数データサンプルから成る所定のサブシーケンス、あるいは、これらのデータサンプルから成る符号反転のものを含む（「符号反転（sign-inversion）」という用語は、それぞれのサンプルの実数部と虚数部の双方の符号が、基本データシーケンスの対応するサンプルの符号とは逆であることを意味する）。タイプAのセクション内では、データの個々のサブシーケンス

は、Aと呼ばれるか、あるいは、サブシーケンスが符号反転サンプルを含む場合には、I Aと呼ばれる。1つのOFDMシンボルと等価な5つのサブシーケンスがあり、その場合、この全体の長さは4 μ sである。

【0023】セクションタイプB内のサブシーケンスはそれぞれ、16の複素数データサンプルBから成る所定のサブシーケンス、あるいは、これらのデータサンプルの符号反転I Bを含む。1つまたは2つのOFDMシンボルと等価な5つまたは10のサブシーケンスがあり、それらの長さは4 μ sまたは8 μ sとなる。

【0024】セクションタイプCは、2つの完全OFDMシンボルに等しい長さを持つものであって、それぞれ複素数データサンプルCを納めた2つのサブシーケンスに、このCサブシーケンスの最後の部分のコピーであるサイクリックプレフィックス（CP）の形式の先行サブシーケンスを加えたものを含む。

【0025】ブロードキャストバーストだけが、セクションタイプAを納めたプリアンブルを持ち、このプリアンブルは、フレーム同期向けのものであり、それゆえ、フレーム中の第1のバーストの始まりを一意に特定する必要がある。セクションタイプBは、タイミングとファイン周波数リカバリ向けのものである。セクションタイプCは、チャネル推定向けのものである。セクションタイプBとセクションタイプCは、他のプリアンブルにも認められる。

【0026】図3は、タイプA、タイプB、タイプCの3つのセクションを含む、ブロードキャストバースト用のプリアンブルのセクションタイプAは、S1の所

30

40

50

に示されるものであって、変調された非零キャリアを、 ± 2 、 ± 6 、 ± 10 、 ± 14 、 ± 18 、 ± 22 の位置だけに有するスペクトルの64ポイントIFFTを行うことで、生成される場合がある。その結果得られた時間領域の波形は、32のサンプルの後で繰り返し、また、第2の16のサンプル(1A)は、第1の16のサンプル

(A)の符号反転のものである。それゆえ、その時間領域の波形は、第1の16のサンプル(A)を単にルックアップ・テーブルに格納することだけで、生成される場合もある。80のサンプルの完全セクションS1(4 μ s)は、反転した16サンプルの波形1Aのさらなるコピーを、64サンプルのIFFTブロックの終わりに付けることで、生成される。

【0027】このプリアンプルのセクションタイプBは、非零キャリアを ± 4 、 ± 8 、 ± 12 、 ± 16 、 ± 20 、 ± 24 の位置だけに有するスペクトルの64ポイントIFFTを行うことで、生成される場合がある。その結果得られた時間領域の波形は、16のサンプル(B)の後で繰り返す。それゆえ、その時間領域の波形は、第1の16のサンプルを単にルックアップ・テーブルに格納することだけで、生成される場合もある。80のサンプルの完全セクションS2(4 μ s)は、16のサンプルのサブシーケンスBを4回繰り返すことで生成され、その後で、16のサンプルの波形の符号反転コピー1Bが続く。

【0028】次に、セクションS2の後のS3の所で、Cタイプのセクションが続く。

【0029】図4は、ULCHバースト用のプリアンプルを示している。このプリアンプルは、2つのセクションS4とセクションS5を含み、これらのセクションはそれぞれ、タイプBとタイプCである。セクションタイプBは、ブロードキャストバーストの場合のように生成される。ただし、16のサンプルのサブシーケンスBは、符号反転の波形1Bの前に、9回、繰り返される。

【0030】図5は、USCHバースト用のプリアンプルを示している。このプリアンプルも、それぞれタイプBとタイプCの2つのセクション、S6とS7しか持っていない。この場合、タイプBのセクションは、図3のブロードキャストバーストのBタイプのセクションと同じものである。

【0031】ダウンリンクバースト用のプリアンプルは、タイプCの1セクションだけから成っており、またダイレクトリンクバースト用のプリアンプルは、図4のULCHバーストに一致する。

【0032】図6を参照すると、これは、無線LANトランシーバの受信部のブロック図である。アンテナ100は、受信信号を復調して、中間周波数(IF)信号を生成するために、ダウンコンバータ102に接続される。このIF信号は、IF・ベースバンド変換器104に送られて、その変換器の出力部に複素数データサン

ルを発生させ、それらのサンプルを高速フーリエ変換(FFT)回路106に送出する。復調された出力データが、FFT106によって生成される。

【0033】ダウン変換動作と、IF・ベースバンド変換動作は、サンプリングクロック生成および周波数同期回路108によって制御される。

【0034】このような構成は、OFDM信号の復調に使用されるものとして、従来技術ではよく知られている。

【0035】プリアンプル検出回路110は、IF・ベースバンド変換器104から複素数データサンプルを受け取るものであって、様々なプリアンプルを形成する所定のデータシーケンスを検出し、それに応答して、制御信号を生成するように構成されている。例えば、プリアンプルを受け取る時間を検出することで、プリアンプル検出回路110は、タイミング誤差を推定し、それに応答して、ライン112および114上で誤差を表す値をサンプリングクロック生成回路108とFFT回路106に供給する。プリアンプル検出回路110はまた、「検出されたプリアンプル」の出力をライン116上に供給することもできる。

【0036】プリアンプル検出回路110は、IF・ベースバンド変換器104から受け取ったデータサンプルを自己相関させ、それに応答して、様々な出力値を生成するために、自己相関回路118を含む。プリアンプル検出回路110はまた、自己相関回路118から出力値を受け取る処理回路120も含み、また、処理回路120は、これらの出力値が、プリアンプルに相当する所定のデータシーケンスを表すかどうか判定するために、ステートマシンを含む。

【0037】図7を参照すると、自己相関回路118は、入力部122で、複素数データサンプルを受け取る。これらのサンプルは、16サンプル遅延回路1に送信され、次に、共役回路(conjugator)2に送られて、この遅延回路1の出力の共役複素数を形成する。乗算器3は、その遅延共役複素数に、入力部122から受け取った入力サンプルを乗算して、移動平均回路5に対して入力の自己相関を表す出力を生成する。これは、その出力部において、自己相関出力の移動平均を表す信号を生成し、その場合、この移動平均は、48サンプルから成るスライディング・ウィンドウに基づいている。

【0038】これらの入力データサンプルはまた、パワー検出回路4にも供給され、パワー検出回路4の出力が、移動平均回路6に送出される。この移動平均回路6も、48サンプルから成るスライディング・ウィンドウに基づいている。移動平均回路5からの出力は、除算器7を用いて、移動平均回路6からの出力で除算される。したがって、これにより、次式のように、この信号の累積パワーに正規化された入力の自己相関を表す出力Aut(n)が生成される。

【0039】

【数1】

$$Auto(n) = \frac{\sum_{i=0}^L r \cdot (n-i-D) \cdot r(n-i)}{\sum_{i=0}^L r^2(n-i)}$$

【0040】式中、 $r(n)$ = 複素入力信号サンプル数 n 、 D = (サンプルでの) 遅延、および、 L = サンプルでの合計長さである。この正規化により、常に、単位

【0041】除算器7の出力は、回路8に送出されて、そこで、自己相関関数の絶対値が計算される。回路8は、プログラマブルリードオンリーメモリ(PROM)であることもある。次に、自己相関関数の絶対値 $|Auto(n)|$ は、自己相関回路118の第1の出力O1として、回路8によって供給される。

【0042】図8～図10はそれぞれ、ブロードキャストバースト、ULCH、USCHのプリアンプルについて、入力データサンプル、遅延データサンプル、および、自己相関量の絶対値 $|Auto(n)|$ を示している。

【0043】この自己相関関数の絶対値はまた、80サンプル遅延回路10にも送信され、その遅延回路10の出力 $|Auto(n-80)|$ は、自己相関回路118の第2の出力O2を成す。これらの出力信号は、加算器12により合計され、その加算器12の出力 $(|Auto(n)| + |Auto(n-80)|) / 2$ は、回路13を用いて、2で除算されて、この自己相関回路の第

【0044】図8と図9はそれぞれ、ブロードキャストバーストとULCHのプリアンプルについて、 $|Auto(n)| + |Auto(n-80)|$ を示している。ブロードキャストバーストでは、AサブシーケンスとBサブシーケンスから得られた $|Auto(n)|$ の波形中の別々のAピークとBピークが結合されて、大きくて、明確に区別でき、かつさらに容易に検出されるA+Bのピークが形成されたことに注目されよう。さらに、ULCHのプリアンプルでは、充分で、かつ明確に区別

【0045】除算器7の複素数データ出力はまた、位相角計算器9にも送出される。位相角計算器9は、PROMである場合もある。これは、自己相関関数の位相角を計算して、その結果を象限補正回路(quadrant corrector)11に送出する。この象限補正回路11はまた、除算器7から複素数データサンプルを受け取って、実数部と虚数部の符号を調べることで、その位相角が現れている象限を決定する。次に、結果として、もたらされる補正された位相角を、リミッタ15に送出する。

【0046】リミッタ15は、次式により動作する。

【0047】

【数2】

$$L(n) = \begin{cases} 1 & |\angle Auto(n)| \geq \pi/2 \\ 0 & |\angle Auto(n)| < \pi/2 \end{cases}$$

【0048】式中、 $\angle Auto(n)$ = サンプル n に対する自己相関回路の位相出力、 $L(n)$ = リミッタ出力 ($\angle Auto(n)$ が $< \pi/2$ であるか、 $\geq \pi/2$ であるかどうかに応じて、1か0のいずれかである)。

【0049】リミッタ15の出力は、移動平均回路17に送信され、移動平均回路17の出力 $P(n)$ が、自己相関回路118の第4の出力O4を形成する。図8～図10は、それぞれブロードキャストバースト、ULCH、USCHのプリアンプルについて、この出力 $P(n)$ を示している。

【0050】この象限補正回路11の出力はまた、80サンプル遅延回路14にも送信され、次に、それぞれ回路15および17と同じやり方で動作するリミッタ回路16と移動平均回路18に送信されて、出力O5を生成する。

【0051】移動平均回路17および18は、以下の関数を実施する。

【0052】

【数3】

$$P(n) = \sum_{i=0}^{N_p} L(n-i)$$

【0053】

【数4】

$$P(n-80) = \sum_{i=0}^{N_p} L(n-80-i),$$

【0054】式中、 $L(n)$ = 入力サンプル n 、 $P(n)$ = 出力サンプル n 、 N_p = スライディング・インテグレータの長さ(8が代表的な数である)。したがって、2つのフェーズ・ウィンドウは、O4とO5にて観測される。第1のウィンドウ $P(n)$ は、現時点のサンプル $L(n)$ のリミッタ出力と、それに先行する i (ここで、 $i = 1, \dots, N_p - 1$) のサンプル用のリミッタ出力を含む。第2のウィンドウ $P(n-80)$ は、先行する80番目のサンプルのリミッタ出力 $L(n-80)$ と、それに先行する $i+80$ (ここで、 $i = 1, \dots, N_p - 1$) のサンプル用のリミッタ出力から成っている。

【0055】 $P(n)$ は、瞬時自己相関関数の位相を表さず、(移動平均回路5から得られた) 自己相関関数のスライディング平均の位相を表すことに留意されたい。移動平均の長さ(この場合、48のサンプル)は、波形 $P(n)$ のサイズおよび位置に著しい影響を及ぼす。さらに、 $P(n)$ は、それ自体、移動平均回路17によって得られた位相出力の移動平均に基づいている。したが

って、 $P(n)$ の形状および位置は、この回路17の特性、および、この回路によって、もたらされることがある任意の遅延から、影響を受けることになる。同様なコメントが、 $P(n-80)$ 波形に当てはまる。

【0056】したがって、出力 $O1 \sim O5$ は、次のものを表す：

$O1 = |Auto(n)|$
 $O2 = |Auto(n-80)|$
 $O3 = (|Auto(n)| + |Auto(n-80)|) / 2$
 $O4 = P(n)$
 $O5 = P(n-80)$

【0057】処理回路120は、入力選択器19とステートマシン20を含む。入力選択器19は、自己相関回路118からの出力 $O1 \sim O5$ を受け取る。入力選択器19はまた、検出されるブリアンブルを選択するのに用いられるコンフィギュレーション入力も、ライン21上で受け取る。入力選択器19は、コンフィギュレーション入力部21での信号の値に応じて、様々なやり方で、出力 $O1 \sim O5$ から受け取った値を、ステートマシン20の入力 $I1 \sim I5$ に結び付ける。ステートマシン20は、ライン112、114上にタイミング誤差信号、またライン116上にブリアンブル検出信号を生成するために、入力 $I1 \sim I5$ で受け取った値に所定のアルゴリズムを実行するように作動可能である。

【0058】ステートマシン20の一般的な動作は、図11の流れ図を参照して、説明する。ブリアンブル検出という主要機能は、特定のブリアンブル・タイプが存在を表す条件のもとに、いつ入力信号 $I1$ がピークに達したか判定することで、達成される。

【0059】ステートマシン20は、ステップ1000において、入力制御ウィンドウを検出することで起動されると、リセット状態から出る。ステップ1010において、内部「前回最大」変数 PM を、所定のしきい値 T に等しく設定する。ステップ1012において、ステートマシン20は、いくつかの入力の値をチェックする。特に、検出されているブリアンブルに応じて、ステートマシン20は、自己相関回路118の出力 $O1 \sim O5$ の値の1つまたは複数をチェックする。いくつかの条件が満たされなければ、ステートマシン20は、ステップ1010に戻る。

【0060】自己相関出力の大きさおよび位相、および/または、遅延された自己相関出力が、適切なタイプのブリアンブルが受け取られていること、また $I1$ のピーク値に近づいていることを示唆していることが、変数のチェックから示されるときには、上記の条件が満たされよう。これが行われるときには、ステートマシン20は、ステップ1012からステップ1014に移り、したがって、次の状態に移る。

【0061】チェックされる条件は、以下の通りであ

る：

1. $I1 > PM$?
2. $I2 > T$?
3. $I3 > T$?
4. $I4 > Np$?
5. $I5 = 0$?

【0062】自己相関の大きさをチェックするには、テスト1~3が利用され、また、自己相関位相に対しては、テスト4とテスト5が利用される。

10 【0063】ステップ1014では、変数 PM を入力値 $I1$ に等しく設定する。内部カウント変数 CT を0に等しく設定する。

【0064】ステートマシン20は、ステップ1016に進んで、変数 $I1$ が変数 PM よりも小さくなったかどうか確かめる。変数 $I1$ がまだ小さくなっていない場合（すなわち、入力変数 $I1$ が、まだピークに向かって大きくなっている場合）には、このプログラムは、ステップ1018に進む。このステップでは、ステートマシン20は、他の変数の値（前に、ステップ1012においてチェックされたもの）が、ピークを検出するための適正な条件を依然として示すかどうか確かめる。もし示すのであれば、ステートマシン20は、ステップ1014に戻る。示さない場合には、ステートマシン20は、ステップ1010に戻り、したがって、適切な条件をチェックする初期状態に戻る。

【0065】適切な条件が維持されると仮定して、ステートマシン20は、入力変数 $I1$ の値が変数 PM よりも小さくなるまで（すなわち、変数 $I1$ のピーク値を通過した後まで）、ステップ1014、1016、1018を通る。

【0066】次に、ステートマシン20は、ステップ1020に進んで、カウント変数 CT が所定の値 N_s に等しいかどうか確かめる。もし等しくなれば、このプログラムは、1022に進んで、 CT の値をインクリメントし、次に、ステップ1016に戻って、入力 $I1$ が、依然として変数 PM よりも小さいかどうか確かめる。ステートマシン20は、 CT が値 N_s に達するまで、ステップ1016、ステップ1020、ステップ1022を経てループするこの状態を続け、 N_s に達した時点で、ステートマシン20がステップ1024に進み、ステートマシン20が、所定のブリアンブルを表すのに十分な大きさであって、かつ適正な条件で現れるピークを検出したことが、このステップによって示される。

【0067】ここで、ステートマシン20は、ライン116上にピーク検出信号を出し、またライン112および114上には誤差信号を出す。この誤差信号は、タイミング誤差を表すものであって、制御ウィンドウが起動されてから送られたサンプルの数と、 N_s との差によって決定される。

50 【0068】図8に示されるタイプのブロードキャスト

バーストのプリアンプを検出するステートマシン20の動作を、次に説明する。

【0069】このプリアンプを検出するために、ステートマシン20の入力部が以下の値を受け取るように、入力選択器19を設定する：

$$I1=O3=(|Auto(n)|+|Auto(n-80)|)/2$$

$$I2=O2=|Auto(n-80)|$$

$$I3=2 \times T$$

$$I4=O5=P(n-80)$$

$$I5=O4=P(n)$$

【0070】したがって、ステップ1012において、テスト3が常に満たされる。他の4つのテストは、A+Bのピーク(図8)の最大値に近づくときに、満たされる。この値に近づく、位相値P(n)は0に等しく、したがって、60に示されるように、条件5が満たされることに注目されよう。遅延された位相値P(n-80)は、62に示される値を持ち、それゆえ、条件4を満たすことになる。この遅延された自己相関値|Auto(n-80)|は、64に示される値を持ち、それゆえ、条件2を満たすことになる。これらの条件は、ピーク値を通過した後まで維持され、したがって、ステートマシン20は、ステップ1024に達して、ブロードキャストバーストのプリアンプがあることを示す信号を供給する。

【0071】したがって、ステートマシン20は、大きさと位相を両方とも利用して、現時点のサンプルと、先行するN_sのサンプルを絶えず比較することで、このピークを突き止めて、動作を開始する。自己相関出力が、適正な位相状態で、所与のしきい値を超えときには、仮のピークが検出される。次に、新たな入力と、この仮のピークを比較する。新たな入力が、仮のピークよりも大きい場合には、新たな入力が、仮のピークとなる。あらかじめ定められたサンプル数に対して、仮のピークが引き続き最大となると、また先行するN_sの位相サンプルが選択された許容差の範囲内にあるとき、すなわち、関連基準(HIPERLAN/2、IEEE802.11a、MMACなど)により、この位相が適正である場合には、このピークが検出される。HIPERLAN/2においてTに適した値は、0.4(自己相関回路の正規化出力)、またN_sに対して32となる。

【0072】大きさと位相を結合させた、シンボル(この例では、HIPERLAN/2からのAシンボルとBシンボル)の自己相関からの出力が、これらの適正な条件を満たすときには、第1の最大値(すなわち、Aピーク)の位置を用いて、プリアンプがいつ始まるのか、またデータを搬送するOFDMシンボルがフレーム内でいつ始まるのかを示す。HIPERLAN/2では、雑音もマルチパスもない理想的なチャネルにおいて、その最大値は、プリアンプの開始から64サンプル後に位置

している。

【0073】プリアンプの位置が正確に検出されると、周波数同期、サンプル・クロック同期、データ復調などの受信機処理の残りの部分が行われる場合がある。

【0074】図9に示されるULCHプリアンプの場合には、入力選択器19は、ステートマシン20の入力部I1~I5に、以下の値を与える：

$$I1=O3=(|Auto(n)|+|Auto(n-80)|)/2$$

$$I2=O2=|Auto(n-80)|$$

$$I3=O1=|Auto(n)|$$

$$I4=(N_s-O5)=N_s-P(n-80)$$

$$I5=O4=P(n)$$

【0075】したがって、72に示される自己相関値と、74での遅延された自己相関値がしきい値Tを超え、また76での位相値と78での遅延された位相値が両方とも0に等しいことが、まず最初にステートマシン20により判定された後で、(|Auto(n)|+|Auto(n-80)|)/2のピークの最大値70であるかどうか、ステートマシン20をチェックする。

【0076】図10のUSCHプリアンプに関して、入力選択器19は、入力部I1~I5に、以下の値を与えるように構成される。

$$I1=O1=|Auto(n)|$$

$$I2=2 \times T$$

$$I3=2 \times T$$

$$I4=N_s$$

$$I5=O4=P(n)$$

【0077】したがって、ステップ1012で試験される条件2、条件3、条件4は、常に満たされる。ステートマシン20は、この時点の位相値82が0に等しいと仮定して、自己相関値のピーク80に応答して、USCHプリアンプが検出されたことを示す信号を生成する。

【0078】好ましくは、ステートマシン20は、他の条件から、ULCHプリアンプとUSCHプリアンプが現れる場合があることが示されるとき(例えば、まず最初にブロードキャストバーストのプリアンプを検出した後)だけ、これらのプリアンプを検出するように構成される。

【0079】無線ローカルエリアネットワークの場合に、従来の構成では、これらの信号が連続的に送信されないで、信頼できる正確なプリアンプ検出を困難にする。この発明は、これらの問題を緩和する。衛星バーストモード通信やバーストモード電力線通信などの類似条件が適用されるような他の場合に、上記の技法が利用されることもある。

【0080】この発明は、個別ハードウェア、またはプログラムされたマイクロプロセッサを用いて実施される場合がある。

【図面の簡単な説明】

【図1】 HIPERLAN/2のシステムを用いて送信されるMACフレームの構造を示す図である。

【図2】 MACフレーム内の1セクションの基本構造を示す図である。

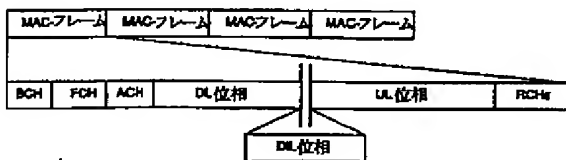
【図3】 MACフレームのセクションタイプに用いられるプリアンプルの構造を示す図である。

【図4】 MACフレームのそれぞれのセクションタイプに用いられるプリアンプルの構造を示す図である。

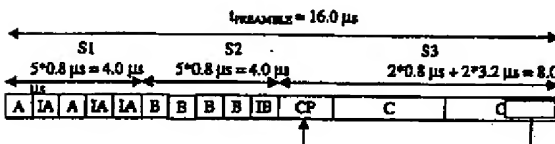
【図5】 MACフレームのそれぞれのセクションタイプに用いられるプリアンプルの構造を示す図である。

【図6】 この発明による無線LAN受信機のブロック図である。

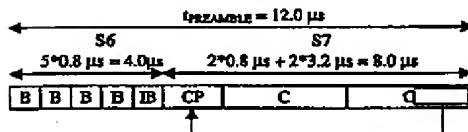
【図1】



【図3】



【図5】



*【図7】 無線LAN受信機のプリアンプル検出部のブロック図である。

【図8】 ブロードキャストバーストのプリアンプルを受信しているときに、プリアンプル検出セクション内の様々な信号を示す線図である。

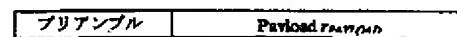
【図9】 図8の線図と同様な線図であるが、ただし、他のタイプのプリアンプルを受信しているときの波形を示す線図である。

【図10】 図8の線図と同様な線図であるが、ただし、他のタイプのプリアンプルを受信しているときの波形を示す線図である。

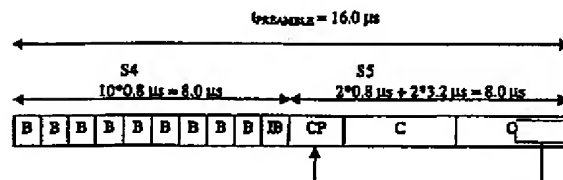
【図11】 無線LAN受信機のプリアンプル検出部内のステートマシンの動作を示す流れ図である。

*

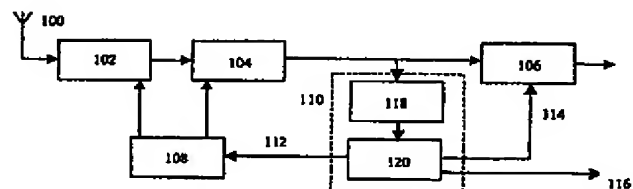
【図2】



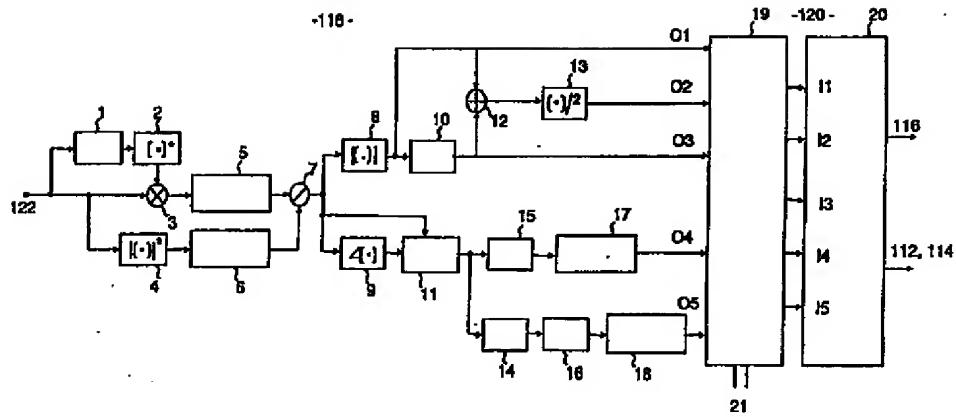
【図4】



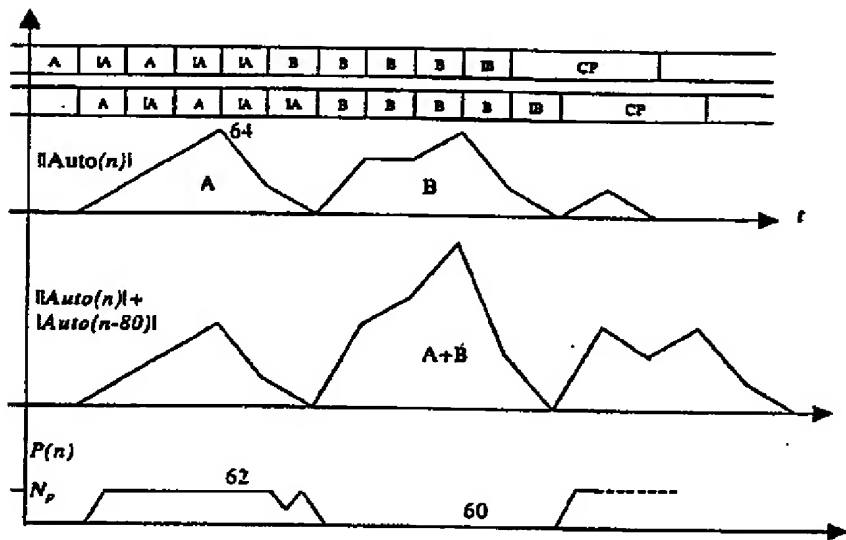
【図6】



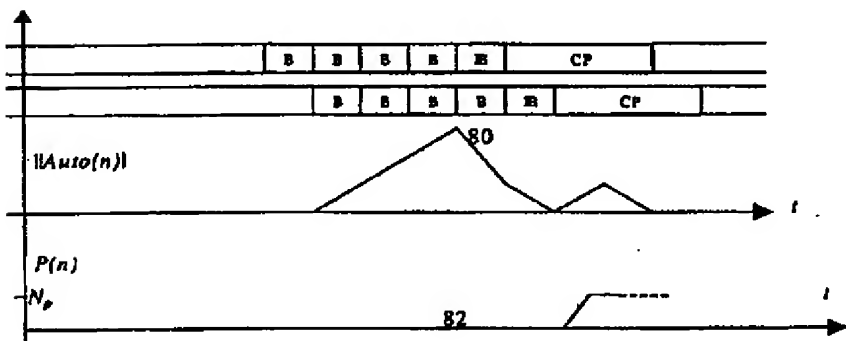
【図7】



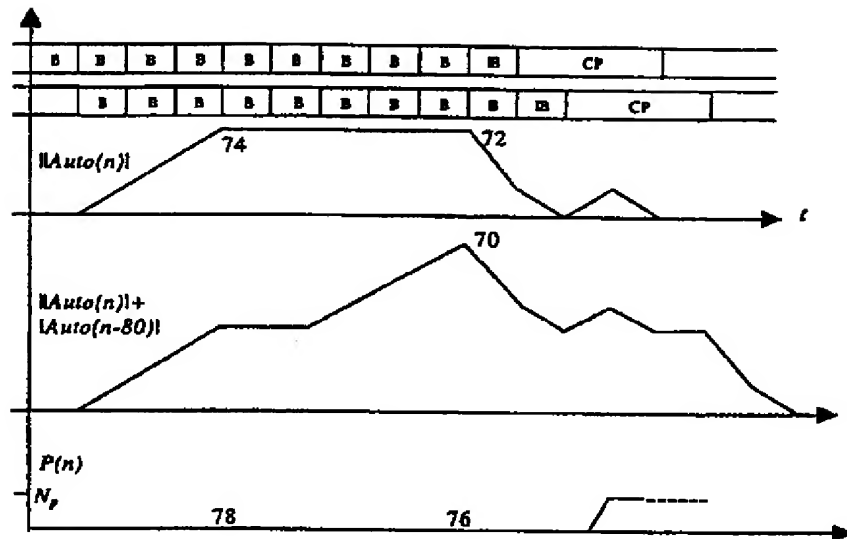
【図8】



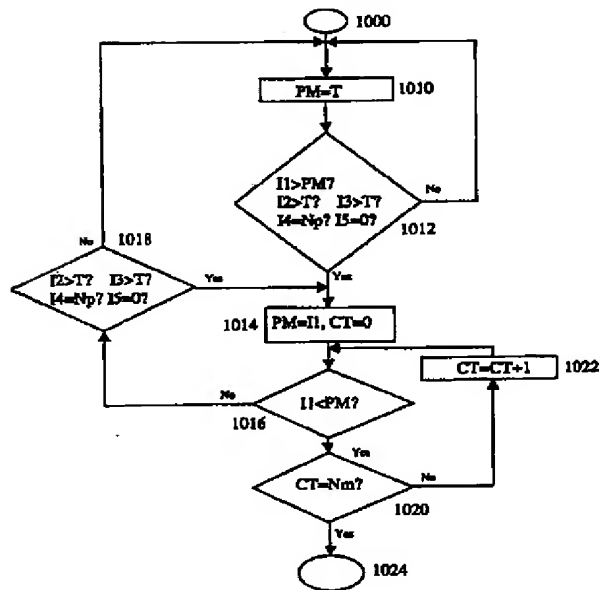
【図10】



【図9】



【図11】



フロントページの続き

(71)出願人 501253316

MITSUBISHI ELECRIC
INFORMATION TECHNOL
OGY CENTRE EUROPE
B. V.

20 Frederick Sanger
Road, The Surrey Re
search Park, Guildf
ord, Surrey GU2 5Y
D, Great Britain

(72)発明者 ハヴィエル・エカヴァリ

スペイン国、ヴィクズカヤ、ジェットコ
48. 990、セー／サン・マルティン 33、
3アー

(72)発明者 ロバート・バーナード・ヒートン

イギリス国、ニア・オルダーショット・ジ
ーユー12・6エイチアール、アッシュ・グ
リーン、ヘイゼル・ロード、マルヴァーン

Fターム(参考) 5K022 DD01 DD13 DD19 DD33

5K033 DA01 DA17